

GTLPの出力コントロール回路： ノイズの低減とシステム性能の向上

はじめに

GTLPデバイス テクノロジは、フェアチャイルド セミコンダクターによって高速バックプレーン インタフェース ソリューションとして開発されました。このテクノロジは、出力振幅 (Note 1) を減少させるとともに、特許回路を採用することにより、高速デバイスで最も大きな問題の1つである出力スイッチング ノイズ (すなわち、オーバーシュート、アンダーシュート、グラウンド バウンス) を減少させています。さらに、GTLPデバイスは、バックプレーンをドライブするために、出力波形をコントロールし最適化を行っています。GTLPデバイスは、出力のスルーレートをコントロールすることにより、スイッチング ノイズ、EMIを最小限に抑え、セトリングタイムを最低限に抑えることに重点をおいています。

Note 1：小出力振幅デバイスは、通常、1V以下の出力振幅を持ち、標準TTL互換デバイスやLV-TTL互換デバイスより出力振幅が小さくなっています。

背景

今日、システムのタイミングマージンが厳しく、高いデータのスルーレートを要求されるようになってきているため、バックプレーンの設計方法は変更を迫られています。そのためバックプレーンをドライブするためのデバイスの選択も単純ではありません。以前はバスのスピードが遅かったため、バックプレーンをドライブするデバイスは、ある程度どのようなものでも使用することが可能でした。しかし、今日の高速バックプレーンでは、システムを設計する際に慎重にデバイスを選択する必要があります。よって、バックプレーンをドライブするデバイスを選択する際、アプリケーションが要求するドライブ能力とセトリングタイムに関する要求を満たし、伝搬遅延時間がタイミングマージン内に納まっていなければなりません。この選択のプロセスでは、デバイスの出力スイッチング特性も重要になります。なぜならば、デジタル デバイスのスイッチング動作はノイズを発生し、バックプレーンのスピードが上がると、このノイズが増加しデータの信頼性に影響を与えるようになるからです。

デバイスが発生するノイズは、デジタルデバイスの出力スイッチング特性の影響を直接受け、電源電圧の変動およびデカップリングノイズ、EMI、クロストーク、終端の不整合によるバスの反射という形で現れます。これらのノイズは、バスのセトリングタイムを増加させ、システムのスルーレートを低下させたり、データエラーまたはバス競合による誤動作、許容以上のEMIを発生させたりします。よって、これらシステムへの影響を最小限に抑えるためには、信号線の引き回しや、電源/グラウンド プレーンが安定したPCBレイアウトを検討する必要がありますと同時に、このようなバックプレーンで最適化ノイズ対策のとられたGTLPなどのデジタル デバイステクノロジを選択することも重要になります。

GTLPは、小出力振幅デバイス テクノロジです。一般的に、小出力振幅デバイスは、標準的なCMOS互換デバイスやTTL互換デバイスと比較し、数々の利点を持っています。具体的な利点としては、スイッチング速度の向上、消費電力、ノイズの低減などがあげられます。GTLPは、出力振幅が小さいだけでなく、出力のスルーレートを「コントロール」する特殊な出力回路を持っています。この回路により、GTLPデバイスは、ノイズの少ない、最適化されたスルーレートの出力波形が実現できるため、適切に終端されたバスを、最小限のセトリングタイムでドライブすることが可能です。

GTLP出力コントロール回路の動作原理

上述したように、デジタル デバイスの出力のエッジレートは、直接バックプレーン上のデータの信頼性に影響を与えるため、デバイスの出力ノイズ特性における重要な要因です。発生する出力スイッチングノイズの大きさは、出力振幅とバックプレーンにおけるインピーダンスのミスマッチングだけでなく、バスの状態が変化する際の出力のスルーレートによる影響も受けます。一般にスルーレートが速いほど、大きなノイズが発生します。GTLPデバイスでは図1に示されるようなスルーレートのコントロールを行っています。

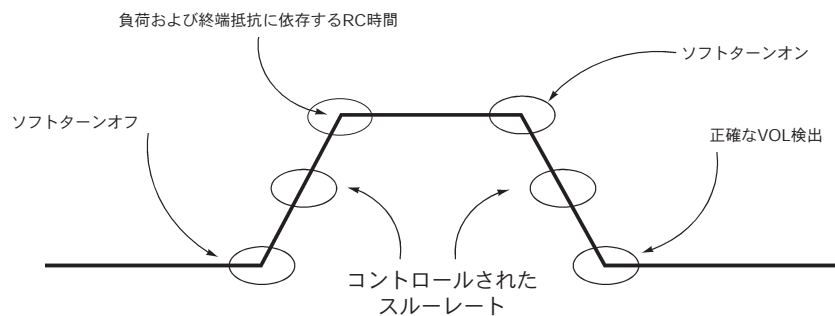


図 1

GTLPの出力構造は、NMOSトランジスタのオープン ドレインで、バスやバックプレーンを介して、1.5Vにプルアップ終端されます(図2のトランジスタQ1を参照)。バスのスイッチングは、出力のNMOSトランジスタをオン (HIからLOW) またはオフ (LOWからHI) することにより行います。出力コントロール回路は、出力トランジスタのターンオンおよびターンオフ特性を最適化するように設計され(図1)、その結果、スルーレートがコントロールされたノイズの少ない出力波形が実現できます。また、特定の V_{OL} (Note 2) レベルを保

ち、アンダーシュートをコントロールするために、出力レベルはセンス回路によってモニタされています。オーバーシュートは、出力負荷と終端抵抗に依存するので、オーバーシュートを最小限に抑えるためには、終端抵抗を適切に設定することが重要です。

Note 2 : V_{OL} は、ロジック デバイスの出力によって得られるスタンディックなLレベルです。通常、GTLPの V_{OL} は0.45V (25Ωで+1.5Vへ終端した場合)、FCTの V_{OL} は約0.1Vです。(‘スタティックなDCパラメータを考慮しない値)

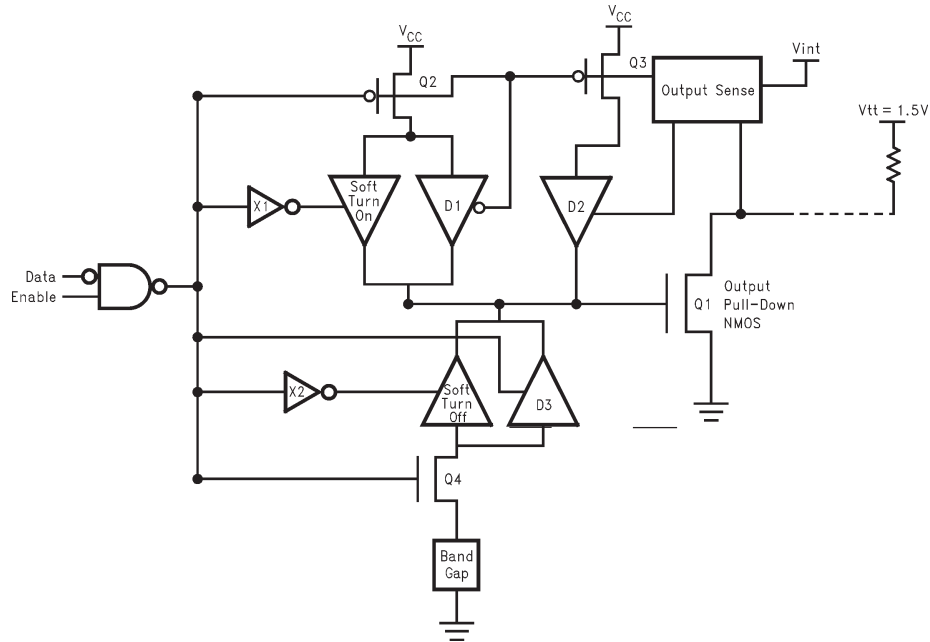


図 2

図2により、出力回路の機能の概要を説明します。出力回路に対する入力にはDATAとENABLEで、これら入力の状態により、1.5Vへプルアップ抵抗で終端されているOutput (Q1) の出力が決まります。

HIからLOWへの動作は、NANDゲートのDATAにLOW、ENABLEにHIが入力されることにより始まり、このDATA入力が反転することにより、NANDゲートの出力はLOWになります。この時、NANDゲートの出力である、LOWレベルは次段のPMOSトランジスタQ2とQ3をオンにし、その結果、ゲートドライブ回路D1とD2が V_{CC} (+5.0V) から出力トランジスタQ1のゲートへ電流を供給し、このトランジスタをオンにします。スタティックにイネーブルされるソフト ターンオンドライブ回路は、ゲートドライブ回路によるQ1のゲートへのチャージを助け、X1より約250 ps遅延したLOWレベルがソフト ターンオン回路に入力されると、このLOWレベルの信号によりこの回路はディセーブルになります。この動作により、Q2からのドライブ電流が減少した結果、Q1のゲートへのチャージ速度が低下し、スルーレートが最適化されます。アウトプット センス回路は、出力電圧レベルをデバイス内部のリファレンス電圧と (V_{int}) と比較することにより、常に安定した V_{OL} レベルを保ち、アンダーシュートを最小限に抑えます。また、リファレンス電圧 (V_{int}) と出力の V_{OL} レベルの電位差がゼロになると、アウトプット センス回路はゲートドライブ回路D2をコ

ントロールし、出力トランジスタQ1をゆっくりリターンオフすることにより、HIからLOWへの動作を行います。

LOWからHIへの動作もHIからLOWへの動作とほとんど同じで、まず、DATA入力とENABLE入力が両方ともHIになり、その結果、NANDゲートの出力がHIレベルになることにより、トランジスタQ4がオンになり、ソフト ターンオフ ドライブ回路とゲート ドライブ回路D3がトランジスタQ1のゲートにチャージされている電荷をシンクします。約250 psの遅延後、ソフト ターンオフドライブ回路がディセーブルになり、出力のスルーレートは、ドライブ回路D3と、Q1のゲートのディスチャージ時間によってコントロールされます。この時、Q1の出力が規定の V_{OH} のレベルに達し、出力トランジスタが実質的にオフになると、以後の動作は、負荷のRC時間と終端抵抗によってコントロールされます。

GTLPの出力が持つアドバンテージ

GTLPテクノロジーの出力コントロール回路が持つ利点は、EMI、グラウンドバウンス、バックプレーンのドライブ能力であることはいまでもありません。ここでは、これらのパラメータについてGTLPテクノロジーを中心に説明します。さらにGTLPと標準的な高速TTLテクノロジー (FCT-CT) との特性を比較します。

EMI

デジタル信号に含まれる高周波成分は、主に出力のスルーレートに依存します。速いスルーレートは、より多くの高調波成分を含み、この高調波成分により、システムからEMIが発生します。そして、回路基板上の比較的短いPCBトレースがアンテナとして働き、この好ましくないノイズを発生させます。このような状態で発生されるEMIは、シ

ステム周囲の環境に影響を与えるだけでなく、システムの他の部分にも悪影響を及ぼします。システム発生されるEMIの許容レベルは、一般に公的機関により制限されているため、これらの規定に準拠し、信頼性の高いシステム設計を達成するために、あらゆる形のノイズについて理解し、それを最小限に抑えることが重要となります。

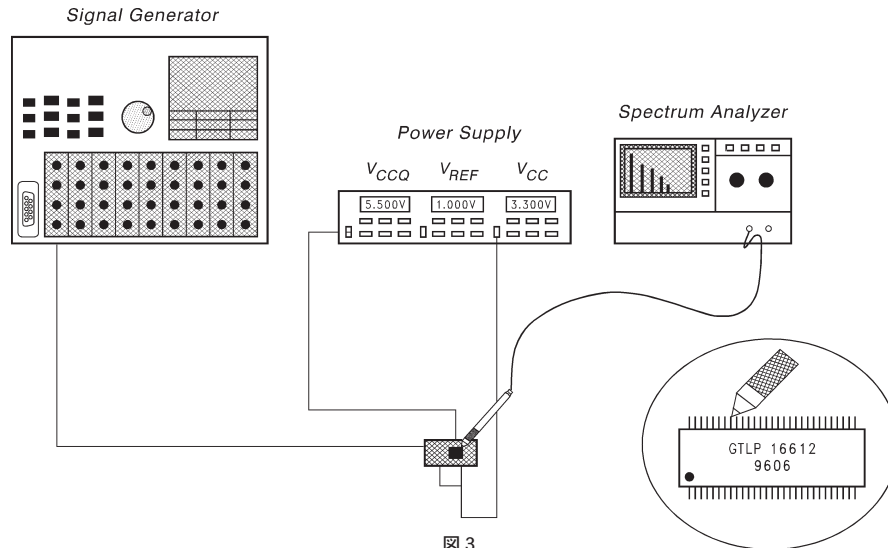


図 3

EMI、すなわちデジタルデバイスによって発生されるスペクトラムエネルギーは、2つの方法により捉えることができます。最もよく使用される方法は、おもに電子システムで使われるオープンフィールド放射法です。この方法では、動作中の電子システムから一定距離（通常は3メートル）離れた位置にアンテナを設置し、システムから放射されるあらゆるノイズを受信するように校正されています。このテストは主にEMI規定を遵守するために行われます。2番目の方法は、直接

接触法（図3）で、オープンフィールド放射法ほど一般的ではありません。この方法は、無負荷のデバイスの出力を特定の周波数（ $f = 1$ MHz）で切り替えながら、スペクトラムアナライザによりモニタし、出力信号をタイムドメイン波形からフリケンシドメイン成分に変換したものを分析します。

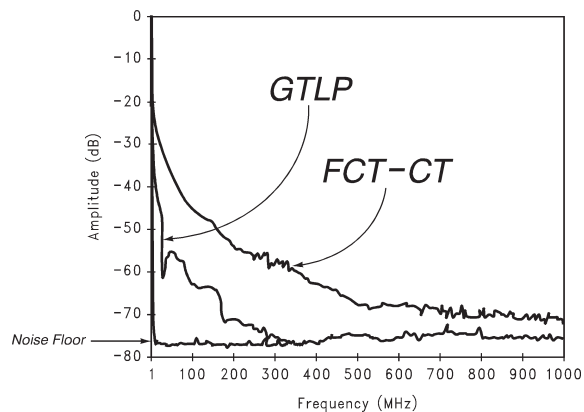


図 4

GTLP16612とFCT16244-CTの出力のスペクトラム成分のプロットを図4に示します。2種類のデバイスのスペクトラム成分に明らかな違いがあることがわかります。出力振幅を抑え、最適化されたスルーレートを持つGTLPデバイスは、標準的なTTL互換テクノロジーに比べてノイズ特性が明確に向上しています。GTLPは、優れた出力特性と低い

スペクトラム成分から、EMIが懸念されるシステムバックプレーンアプリケーションにおける最適なソリューションであることがいえます。

グラウンドバウンス

他の出力スイッチングノイズとしてグラウンドバウンスがあります。デジタルデバイスのグラウンドバウンスは、ダイナミック動作環境における「チップ上」のグラウンドレベルの変動を表しています。これは、 V_{OLP} （スタティック V_{OL} に生じるノイズの山側のピーク）と V_{OLV} （スタティック V_{OL} に生じるノイズの谷側のピーク）によって表されます。グラウンドバウンスを増大させる要因としては、複数の出力での同方向（HIからLOW）への同時スイッチング、出力エッジレート、ICのグラウンド端子（Note 3）のインダクタンス、出力負荷などがあります。

グラウンドバウンスは、実質的にHIからLOWへの動作中にデバイス出力が負荷からシステムのグラウンドプレーンへ電流シンクする能力の限界を表しています。このノイズの大きさは、デバイスのすべての出力を同時にHIからLOWへスイッチングすることにより示されます。ICのグラウンド端子は、固有のインダクタンス成分を持っていますが、通常は各出力端子からシステムのグラウンドプレーンへ、流れる大きなスイッチング電流を「ブリッジ」する必要があります。このインダクタンスは、出力スイッチングによって発生する電流の瞬間的な変化（ di/dt ）に対して抵抗として作用します。同時スイッチングする出力の数が多く、出力スループレートが速いほど、 di/dt は大きくなり、ICのグラウンド端子の誘導リアクタンスにより、チップ内部のグラウンドとシステムのグラウンドプレーン間に電位差（ $V = L di/dt$ ）が生じます。その結果、出力の V_{OL} に過渡的なレベル変動が発生し、このグラウンドレベルの変動の大きさは、 di/dt 、すなわち時間に対する電流の変化とグラウンド端子のインダクタンス成分により決まります。

グラウンドバウンスの影響は、出力ノイズとしてだけでなく、デバイスの入力スレッショルド（ダイナミックスレッショルドとも呼ばれる）の内部変動としても現れます。デバイスの出力ノイズと入力スレッショルドの変動は、両方ともバスの実効ノイズマージンを大幅に低下させます。極端な場合、グラウンドバウンスによって、内部スレッショルドが変動することにより、デバイスが誤動作を起こすことがあります。また、ドライバによって発生した出力ノイズにより、レ

シーバの誤動作を引き起こすこともあります。

このようなノイズを最小限に抑えるためにICベンダーが取る主な方法は、グラウンド端子のインダクタンス成分の低減とデバイス出力のスループレートのコントロールの2つがあります。グラウンド端子のインダクタンス成分は、デバイスのグラウンド端子の数を増やすことにより低減できます。これにより、チップ内部からシステムのグラウンドプレーンへスイッチング電流を流すためのパスが増加し、その結果、グラウンドバウンスを低減することができます。しかし、この対策はICのパッケージを変更することになり、それに伴う費用は大きなものになります。次に、デバイスの出力スループレートを適切にコントロールすることにより、グラウンド端子への di/dt を大幅に低減する方法ですが、この方法は、パッケージ変更によるコスト増を伴わずに、グラウンドバウンスを大幅に抑えることが可能です。この方法が、GTLPデバイスに採用されています。

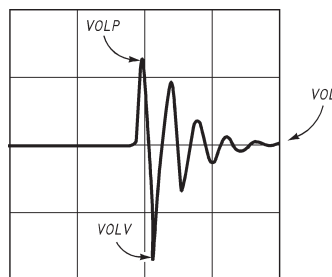
図5のグラフは、デバイスの静止ビット（Note 4）に見られる V_{OL} の変動の例を V_{OLP} と V_{OLV} と共に表しています。表1では、GTLP16612とFCT16244-CTの標準的なグラウンドバウンスを比較しています。出力振幅が小さいだけでなく、出力エッジレートもコントロールされたGTLPは、TTLテクノロジーに比べてノイズ特性が大幅に向上しています。

Note 3：文中で定義するICのグラウンド端子とは、リードフレーム、チップ-リードフレーム間のボンディングワイヤ、「チップ上」のグラウンドプレーンをさします。「グラウンド端子」のインダクタンスは、これら3つのコンポーネントのインダクタンスの合計です。

Note 4：静止ビットとは、デバイスの他のすべての出力が同時動作したとき、LOW状態でスタティックに保持される出力を表しています。この静止ビットは、HIからLOWへのダイナミックスイッチングによるグラウンドレベルのシフトである、グラウンドバウンスの「ワーストケース」を測定するために使用されます。

表 1

	V_{OL} (Typ)	V_{OLP} (Typ)	V_{OLV} (Typ)
FSC GTLP16612	0.45V	$V_{OL} + 0.25V = 0.70V$	$V_{OL} - 0.25V = 0.20V$
FCT 16244-CT	0.01V	$V_{OL} + 0.81V = 0.82V$	$V_{OL} - 1.03V = -1.02V$



グラウンドバウンスの測定条件

- ・ワーストケースを観測したビットを記載
- ・出力負荷：30 pF/500Ω (GTLP)、30 pF/500Ω (FCT)
- ・動作ビット数：17(GTLP)、15(FCT)
- ・デューティサイクル：50%
- ・ $V_{CC} = 5.0/V_{CCQ} = 3.3V$ (GTLP)、 $V_{CC} = 5.0V$ (FCT)
- ・すべての入力信号のスキューは10 ps以下
- ・周囲温度 = 室温
- ・ $V_{th} = 1.5V$ (GTLP)

図 5

バックプレーン ドライブ

システムレベルでのパフォーマンスは、デバイスのテクノロジーの有効性を証明する最も重要な方法になりつつあります。18スロットバックプレーン（18インチ幅、 $Z_0 = 70\Omega$ 、 $Z_{eff} = 40\Omega$ ）をバックプレーンの中心であるスロット9でドライブしたGTLP16612の入出力波形の例を図6と図7に示します。ここでも、GTLPテクノロジーとFCTテクノロジーを比較しています。GTLPデバイスの特長である、歪みの無い出力波形が観測されています。これに対し、FCT16245-CTデバイスは、特にLOWからHIへの動作でバックプレーンにおけるTTLテクノロジーの限界を示しています。FCTでは、出力波形に段が生じ、スレッシュホールドのHIレベル（2.0V）を超えることができない、スイッチングに伴うリングングが発生していま

す。これらが原因となり、セトリングタイムの増加やノイズが発生しています。

システムレベルにおける、GTLPデバイスに採用されている出力コントロール回路がもたらす歪みの無い出力波形の利点は、この比較により明確にされています。これはまず、バスをドライブする際のセトリングタイムが減少しています。また、出力波形が歪みを持たないことによる、データシート上の数値には表れない、潜在的なデータレートの向上が表れています。その結果、GTLPなどの低ノイズ、小振幅デバイスを選ぶことにより、バックプレーンをより高速に最適化できます。

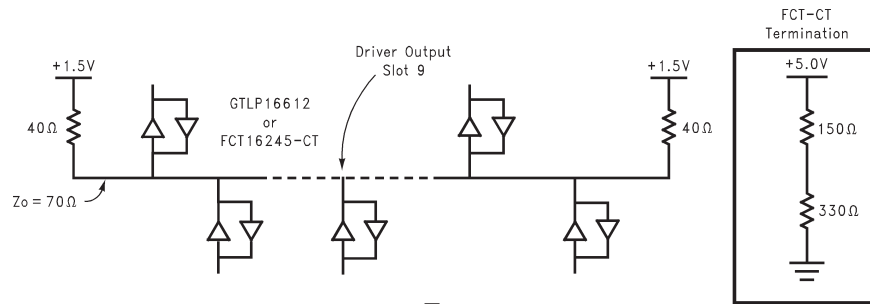


図6

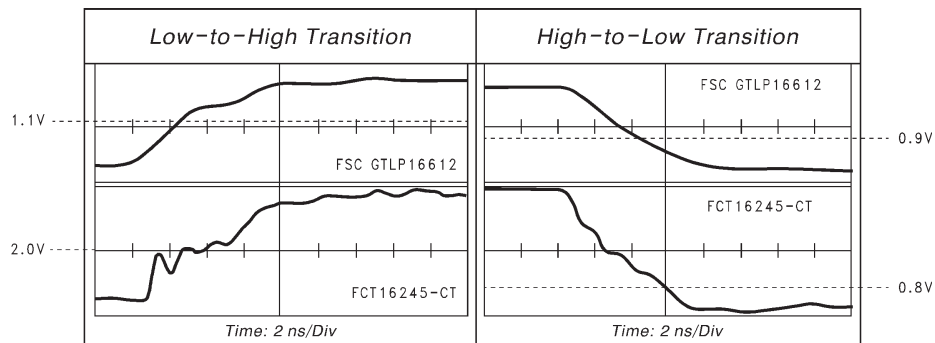


図7

測定条件

- ・ バックプレーン：18スロット、 $Z_0 = 70\Omega$ 、 $Z_{EFF} = 40\Omega$
- ・ ドライブスロット：スロット9
- ・ 終端：GTLP： $R_t = 40\Omega$ 、 $V_{tt} = 1.5V$
FCT： $R_t = 150/330\Omega$ （テブナン終端）、 $V_{tt} = 5V$ 、単一ビットスイッチング、50%
- デューティサイクル
- ・ $V_{CC} = 5.0V$ 、 $V_{CC0} = 3.3V$ （GTLP）、 $V_{CC} = 5.0V$ （FCT）
- ・ 周囲温度 = 室温

まとめ

バックプレーンがより高いデータレートに移行するとともに、より大きなデータスループットの要求がシステム設計において生じますが、これは非常に困難を伴います。なぜならば、EMI、グランドバウンス、クロストークなどのシステムやデバイスレベルのノイズが、高速設計ではより大きな問題になり、このため低ノイズのデバ

イステクノロジーの選択が必須になります。フェアチャイルドセミコンダクターのGTLPテクノロジーは、バックプレーンドライブ、低ノイズ、小振幅、スルーレートのコントロールなどの特長により、この高速バックプレーン設計に対する、問題を解決する有効なソリューションです。

生命維持に関する方針

フェアチャイルド・セミコンダクターの社長の書面による明確な許可なく、生命維持装置または生命維持システムの重要部品としてフェアチャイルド社の製品を使用することを禁じる。ここで、「生命維持装置または生命維持システム」および「重要部品」の意味は、以下のとおりである。

1. 生命維持装置または生命維持システムとは、(a) 外科的に体内に移植することを目的にしたもの、または、(b) 生命を支持または維持するもので、かつ (c) ラベルに記載された使用手順にしたがって正しく使用していても故障が発生すると使用者に重大な傷害を及ぼすことが十分に予想される装置またはシステムである。
2. 重要部品とは、生命維持装置または生命維持システムのいかなる部品であるにかかわらず、故障が発生すると、それが生命維持装置もしくは生命維持システムの故障につながるか、またはその安全性もしくは有効性に影響を与えることが十分に予想される部品である。